



KARADENİZ TEKNİK ÜNİVERSİTESİ
MÜHENDİSLİK FAKÜLTESİ
BİLGİSAYAR MÜHENDİSLİĞİ BÖLÜMÜ
ELEKTRONİK LABORATUVARI
DENEY RAPORU



Öğrenci No, Adı, Soyadı :

Deney Adı :

Deney Sorumlusu :

Deney Grubu :

Deney Tarihi :

Öğretim (I/II):

İmza:

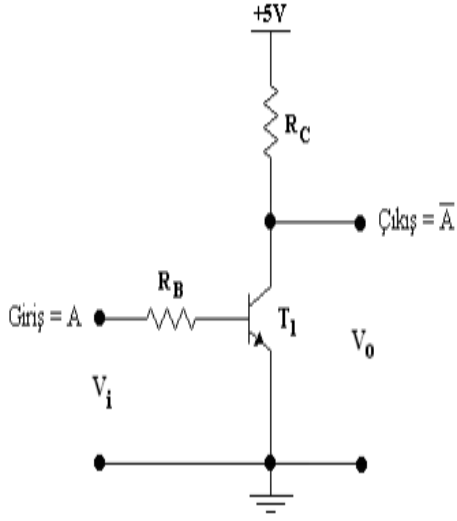
Deneyin Amacı :

Deneye Hazırlık Soru ve Cevapları :

- 1) Lojik kapıları gerçekleştirme teknolojilerini araştırınız.
- 2) Her bir lojik kapı için basit bir elektrik devresi gerçekleştirilmesi araştırınız.
- 3) Şekil 4'teki NAND kapısında yer alan dirençler için örnek değerler belirleyiniz.
- 4) Açık kolektörlü devrelerin uygulama alanlarını araştırınız.
- 5) Pull-up direnci ile pull-down direncinin farkını ve kullanılma nedenlerini öğreniniz

Denevin Yapılışı :

Uygulama 1 (NOT KAPISI)



Deneyde Kullanılan Cihaz ve Elemanlar :

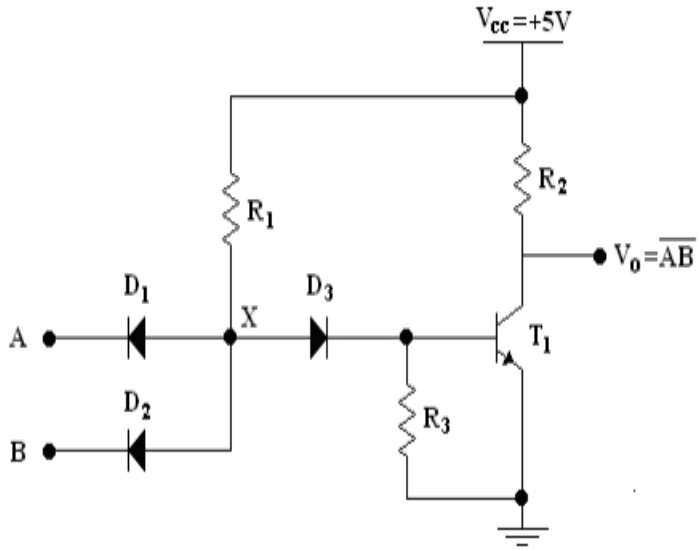
1 adet transistör.

2 adet direnç.

1)Devrenin çalışma prensibini açıklayınız.

2)Giriş işaretini kare dalga varsayarak çıkış işaretini çiziniz.

Uygulama 2 (DTL NAND KAPISI)



Deneyde Kullanılan Cihaz ve Elemanlar :

3 adet diyot

1 transistör

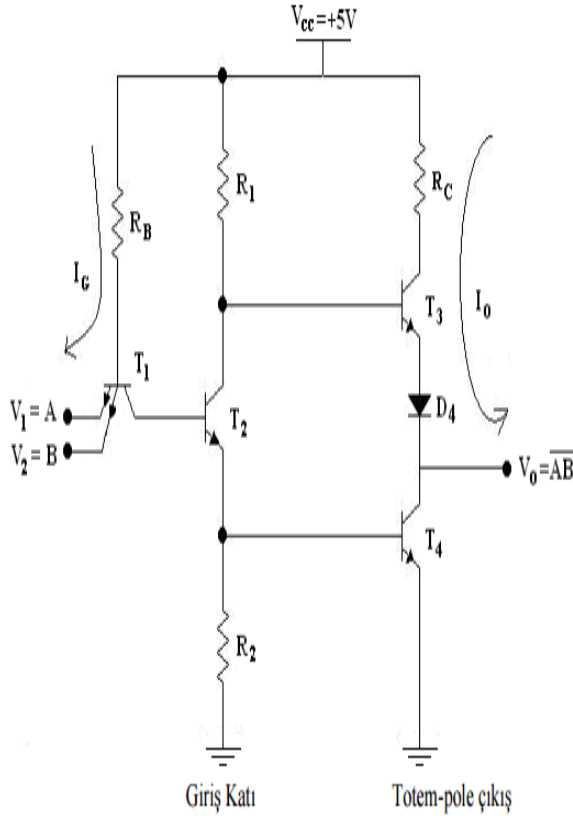
3 adet direnç

1) Devrenin çalışma prensibini açıklayınız.

2) A ve B girişlerinden en az biri lojik 0 ise X noktasındaki potansiyeli ve D3'ün iletim durumlarını belirleyiniz.

3) A ve B girişlerinin her ikisi lojik-1 ise R1 üzerindeki potansiyel farkını hesaplayınız.

Uygulama 3 (TTL NAND KAPISI)



Deneyde Kullanılan Cihaz ve Elemanlar :

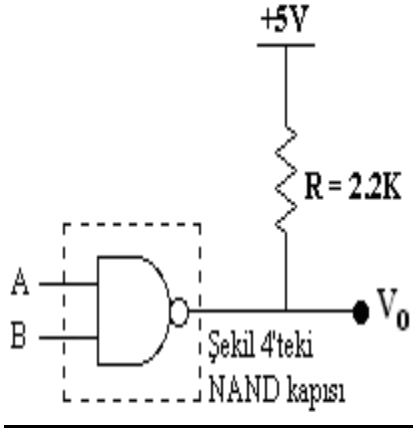
4 adet diyot

3 adet transistör

3 adet direnç

- 1) Devrenin çalışma prensibini açıklayınız.
- 2) Girişlerin lojik 0 ve lojik 1 durumlarına göre transistörlerinin durumlarını belirleyiniz.
- 3) Devrenin iki girişi de lojik 1 ise T2 ve T3'ün bazındaki potansiyel farkını hesaplayınız.
- 4) D4 diyotunun görevini ve çıkarılması durumunda devrenin çalışmasını nasıl etkileyeceğini açıklayınız.
- 5) Devrede $4 R_B = k\Omega$, $1 R = 1.6 k\Omega$, $2 R = 1 k\Omega$ ve $130 R_C = \Omega$ olduğuna göre, iki giriş de lojik-0 iken $G_L I$ ve $O_H I$ değerlerini hesaplayınız (V_{OH} için en küçük mümkün değeri kullanınız)

Uygulama 4 (TTL NAND KAPISI DEVRESİ ÇIKIŞINA PULL DİRENCİ BAĞLAMA)



1)TTL NAND Kapısı devresi çıkışına $R=2.2K$ 'lık pull-up direnci bağlayarak kurunuz devreyi yeniden kurunuz ve çalışmasını inceleyiniz.

2) Devrenin her iki girişine de aynı 0-5 V düzeyli ve 100 KHz frekanslı kare dalga işaretini uygulayarak çıkış işaretini osiloskopta gözlemleyiniz ve zaman ile genlik değerlerini ölçünüz.

Deney Sonuçlarının Analizi ve Değerlendirme :